

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-015310
 (43)Date of publication of application : 17.01.1995

(51)Int.Cl. H03K 17/78
 H03G 3/20
 H04B 10/00
 H04B 10/04

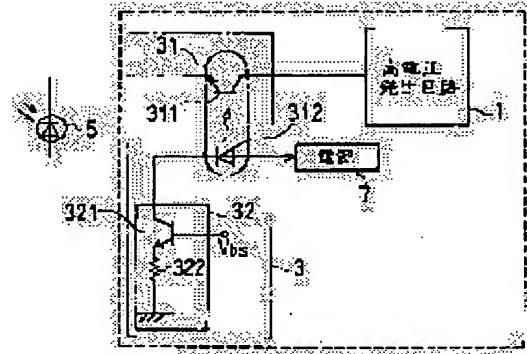
(21)Application number : 05-104172 (71)Applicant : NEC CORP
 (22)Date of filing : 30.04.1993 (72)Inventor : KONO TOSHIBUMI

(54) BIAS CIRCUIT FOR OPTICAL RECEIVER

(57)Abstract:

PURPOSE: To obtain a bias circuit for an optical receiver with which the optical receiver can be made small.

CONSTITUTION: The bias circuit for an optical receiver is applied to an optical receiver employing an avalanche photo diode 5 as a light receiving element and is made up of a high voltage generating circuit 1 and a bias control circuit 3. The high voltage generating circuit 1 applies a predetermined bias voltage to a photo transistor(TR) 311. Furthermore, the bias control circuit 3 comprises a photocoupler 31 and a current control circuit 32. The reverse bias voltage from the high voltage generating circuit 1 is given to an APD 5 via the photo TR 311 of the photocoupler 31. Moreover, a current supplied to a light emitting diode 312 of the photocoupler 31 is controlled by the current control circuit 32. Thus, the bias control circuit 3 adjusts the reverse bias voltage applied to the APD 5.



LEGAL STATUS

[Date of request for examination] 30.04.1993

[Date of sending the examiner's decision of rejection] 17.03.1998

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-15310

(43)公開日 平成7年(1995)1月17日

(51)Int.Cl.^a
H 03 K 17/78
H 03 G 3/20
H 03 K 17/78
H 04 B 10/00
10/04

識別記号 P 9383-5 J
H 03 G 3/20 Z 7350-5 J
H 03 K 17/78 Q 9383-5 J

F I

技術表示箇所

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21)出願番号 特願平5-104172

(22)出願日 平成5年(1993)4月30日

(71)出願人 000004237
日本電気株式会社
東京都港区芝五丁目7番1号

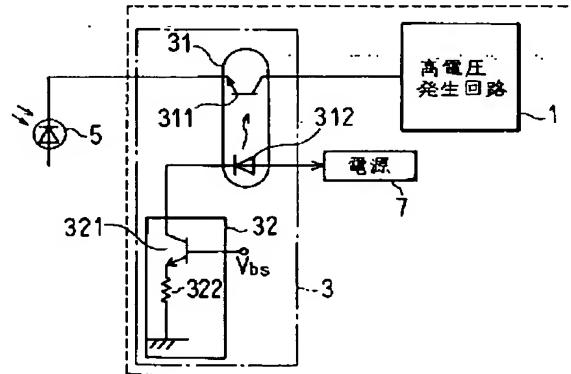
(72)発明者 河野 俊文
東京都港区芝五丁目7番1号 日本電気株
式会社内
(74)代理人 弁理士 山内 梅雄

(54)【発明の名称】光受信器のバイアス回路

(57)【要約】

【目的】光受信器の小型化を可能にした光受信器のバイアス回路の提供。

【構成】光受信器のバイアス回路は、アバランシェフォトダイオード5を受光素子として用いた光受信器に適用され、高電圧発生回路1と、バイアス制御回路3とからなる。高電圧発生回路1は、一定の逆バイアス電圧を供給できるようになっている。また、バイアス制御回路3は、フォトカブラ31と、電流制御回路32とからなる。高電圧発生回路1からの逆バイアス電圧は、フォトカブラ31のフォトトランジスタ311を介してAPD5に与えられる。また、フォトカブラ31の発光ダイオード312に流す電流は電流制御回路32で制御される。これにより、バイアス制御回路3は、APD5に印加される逆バイアス電圧を調整することができる。



【特許請求の範囲】

【請求項1】 アバランシェフォトダイオードを受光素子として使用した光受信器において、一定の逆バイアス電圧を供給できる高電圧発生回路と、前記高電圧発生回路からの逆バイアス電圧を電気的に絶縁状態で前記アバランシェフォトダイオードに与え、かつ前記アバランシェフォトダイオードに印加される逆バイアス電圧を調整できるバイアス制御回路とを具備することを特徴とする光受信器のバイアス回路。

【請求項2】 アバランシェフォトダイオードを受光素子として使用した光受信器において、一定の逆バイアス電圧を供給できる高電圧発生回路と、前記高電圧発生回路からの逆バイアス電圧を電気的に絶縁状態で前記アバランシェフォトダイオードに与えるフォトカプラ、および前記フォトカプラを制御する電流制御回路からなり、前記アバランシェフォトダイオードに印加される逆バイアス電圧を調整できるバイアス制御回路とを具備することを特徴とする光受信器のバイアス回路。

【請求項3】 アバランシェフォトダイオードを受光素子として使用した光受信器において、一定の逆バイアス電圧を供給できる高電圧発生回路と、前記高電圧発生回路からの逆バイアス電圧をフォトカプラの受光素子を介して前記アバランシェフォトダイオードに与え、かつ前記フォトカプラの発光ダイオードに流す電流を電流制御回路で制御して、前記アバランシェフォトダイオードに印加される逆バイアス電圧を調整することができるバイアス制御回路とを具備することを特徴とする光受信器のバイアス回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、アバランシェフォトダイオードを受光素子として使用した光受信器において、アバランシェフォトダイオードに与えるバイアス電圧を制御できる光受信器のバイアス回路に関する。

【0002】

【従来の技術】 一般に、光通信で使用される光受信器に求められる性能としては、高速応答化がある。例えばアバランシェフォトダイオード（以下、「APD」という）を受光素子とした光受信器の場合、フルAGCの高速応答性が鍵となる。

【0003】 従来、APDを使用した光受信器では、図2に示すようなバイアス回路を使用してAPDに供給する逆バイアスを制御することにより、フルAGCの応答性を高めていた。

【0004】 図2では、バイアス回路は、一定の電圧を出力できる高電圧発生回路101と、高電圧発生回路101を電源とする直流增幅回路103と、直流增幅回路103の出力端子に接続されたAPD105と、高電圧発生回路101とアース間に接続されていて、高電圧発

生回路101からの出力電圧を分圧して直流增幅回路103の反転入力端子に供給する分圧抵抗107、109とを備えている。そして、直流增幅回路103の非反転入力端子には、バイアス制御電圧V_{bS}が供給されるようになっている。

【0005】 このような光受信器のバイアス回路では、バイアス制御電圧V_{bS}と分圧抵抗107、109からの電圧との関係により、そのバイアス制御電圧V_{bS}に応じて直流增幅回路103からの出力電圧が変化して、APD105に印加される逆バイアス電圧が可変することになる。これにより、APD105の倍増率が変化することになる。

【0006】 また、上述したようにバイアス制御電圧でAPDに印加するバイアス電圧を可変する回路としては、例えば特開昭63-178633号公報あるいは特開平2-237232号公報に記載されたものがある。

【0007】

【発明が解決しようとする課題】 しかしながら、図2に示す光受信器のバイアス回路にあっては、高電圧発生回路101がAPD105と、APD105に加える逆バイアス電圧を制御する直流增幅回路103との双方を駆動する必要があるため、高電圧発生回路101の容量を大きくしなければならないという欠点があった。このことは、高電圧発生回路101が体積が大きくなることを意味しており、光受信器を小型化する上で問題があった。

【0008】 また、上述した欠点については、上記公開公報に記載された装置であっても同様である。

【0009】 そこで本発明の目的は、光受信器の小型化を可能にした光受信器のバイアス回路を提供することにある。

【0010】

【課題を解決するための手段】 請求項1記載の発明による光受信器のバイアス回路は、APDを受光素子として使用した光受信器において、一定の逆バイアス電圧を供給できる高電圧発生回路と、高電圧発生回路からの逆バイアス電圧を電気的に絶縁状態でAPDに与え、かつAPDに印加される逆バイアス電圧を調整できるバイアス制御回路とを具備したものである。

【0011】 また、請求項2記載の発明による光受信器のバイアス回路は、APDを受光素子として使用した光受信器において、一定の逆バイアス電圧を供給できる高電圧発生回路と、高電圧発生回路からの逆バイアス電圧を電気的に絶縁状態でAPDに与えるフォトカプラ、およびフォトカプラを制御する電流制御回路からなり、APDに印加される逆バイアス電圧を調整できるバイアス制御回路とを具備したものである。

【0012】 更に、請求項3記載の発明による光受信器のバイアス回路は、APDを受光素子として使用した光受信器において、一定の逆バイアス電圧を供給できる高

電圧発生回路と、高電圧発生回路からの逆バアイス電圧をフォトカプラの受光素子を介してAPDに与え、かつフォトカプラの発光素子に流す電流を電流制御回路で制御して、APDに印加される逆バイアス電圧を調整することができるバイアス制御回路とを具備したことを特徴とするものである。

【0013】請求項1記載の発明によれば、上述した構成であるので、APDに印加する逆バイアスを絶縁状態で制御できることから、高電圧発生回路はAPDに印加する容量だけを負担すればよくなる。

【0014】また、請求項2記載の発明によれば、上述した構成であるので、APDに印加する電圧をフォトカプラを介して与え、かつ電流制御回路により前記フォトカプラを制御できることになる。したがって、高電圧発生回路はAPDに印加する容量だけを負担し、かつ制御回路は低電圧電源からの供給でよいことになる。

【0015】さらに、請求項3記載の発明によれば、高電圧発生回路からの逆バアイス電圧をフォトカプラの受光素子を介してAPDに与え、かつ前記フォトカプラの発光素子に流す電流を電流制御回路で制御して、APDに印加される逆バイアス電圧を調整することができるので、高電圧発生回路はAPDに印加する容量だけを負担し、かつ制御回路は低電圧電源からの供給でよいことになる。

【0016】

【実施例】以下実施例につき本発明を詳細に説明する。

【0017】図1は、本発明に係る光受信器のバイアス回路の実施例を示すブロック図である。この図で、光受信器のバイアス回路は、大別して、一定の逆バイアス電圧を供給できる高電圧発生回路1と、バイアス制御回路3とを具備している。バイアス制御回路3は、高電圧発生回路1からの逆バアイス電圧を電気的に絶縁状態でAPD5に印加でき、かつAPD5に印加される逆バイアス電圧を調整できるように回路構成されている。

【0018】バイアス制御回路3は、高電圧発生回路1からの逆バアイス電圧をフォトカプラ31の受光素子（フォトトランジスタ）311を介してAPD5に与え、かつフォトカプラ31の発光素子（発光ダイオード）312に流す電流を電流制御回路32で制御できるようになっている。電流制御回路32は、トランジスタ321と、抵抗322とからなる。電流制御回路32のトランジスタ321のコレクタは、フォトカプラ31の発光ダイオード312のカソードに接続されている。発光ダイオード312のアノードは、低電圧電源7に接続されている。電流制御回路32のトランジスタ321のエミッタは、抵抗322を介して接地されている。また、トランジスタ321のベースには、バイアス制御電圧V_{bs}が印加されている。

【0019】このような実施例による光受信器のバイアス回路の動作を説明する。

【0020】バイアス制御電圧V_{bs}が電流制御回路32のトランジスタ321のベースに印加されると、トランジスタ321により電圧電流変換されて、フォトカプラ31の発光ダイオード312に流れる電流がバイアス制御電圧V_{bs}に応じて制御される。この電流に応じて発光ダイオード312が発光することにより、フォトカプラ31のフォトトランジスタ311が動作してAPD5に流す電流を調整、制御している。

【0021】フォトカプラ31でAPD5に流れる電流を制御することにより、APD5に流れる電流と、フォトカプラ31の出力電流値が一致するようにAPD5の増倍率が決まる。したがって、その増倍率を与えるだけの逆バイアス電圧がAPD5に印加されるように、フォトカプラ31のフォトトランジスタ311のエミッタ・コレクタ間の電圧が変化する。すなわち、一定の電圧を発生する定電圧源である高電圧発生回路1の出力をフォトカプラ31のフォトトランジスタ311のエミッタ・コレクタ間の電圧効果を制御することにより、APD5に加わる逆バイアス電圧を制御することができる。

【0022】また、フォトカプラ31の中のフォトトランジスタ311と、フォトカプラ31内の発光ダイオード312は、電気的に絶縁されているため、フォトカプラ31の中の発光ダイオード312の電源および電流制御回路32に対する電源は、高電圧発生回路1である必要がなく、低い電圧の低電圧電源7を使用することができる。

【0023】したがって、高電圧発生回路1の負荷はAPD5のみとなるため、高電圧発生回路1の容量は小さくてよくなり、光受信器の小型化に寄与する。

【0024】なお、電流制御回路32は、図1に示すように構成したが、電圧電流変換が可能な回路ならどのような回路を使用してもよい。

【0025】

【発明の効果】以上説明したように請求項1記載の発明によれば、アバランシェフォトダイオードに印加する逆バイアスを絶縁状態で制御できることから、高電圧発生回路の容量をアバランシェフォトダイオードに印加する容量だけを負担すればよくなるという効果がある。

【0026】また、請求項2記載の発明によれば、アバランシェフォトダイオードに印加する電圧をフォトカプラを介して与え、かつ電流制御回路により前記フォトカプラを制御できることになるため、高電圧発生回路の容量をアバランシェフォトダイオードに印加する容量だけを負担できるものとしてよいことから、制御回路の電源を他の低電圧電源から供給することができる効果がある。

【0027】さらに、請求項3記載の発明によれば、高電圧発生回路からの逆バアイス電圧をフォトカプラの受光素子を介して前記受光素子に与え、かつ前記フォトカプラの発光素子に流す電流を電流制御回路で制御して、前記受光素子に印加される逆バイアス電圧を調整するこ

5

とができるので、高電圧発生回路をアバランシェフォトダイオードに印加する容量だけを負担し、かつ制御回路を低電圧電源からの供給でよいことになり、高電圧発生回路の小型化が可能になるという効果がある。

【図面の簡単な説明】

【図1】本発明の光受信器のバイアス回路の実施例を示す回路図である。

【図2】従来の光受信器のバイアス回路の構成を示す回路図である。

【符号の説明】

*10

6

* 1 高電圧発生回路

* 3 バイアス制御回路

5 APD

31 フォトカブラ

32 電流制御回路

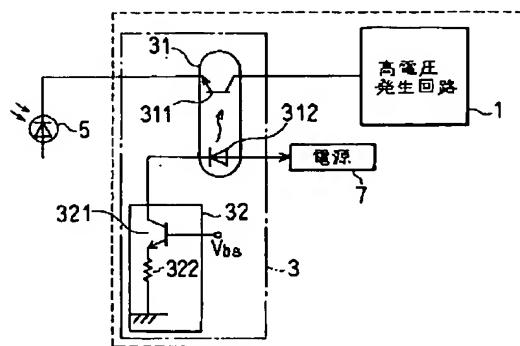
311 フォトトランジスタ

312 発光ダイオード

321 トランジスタ

322 抵抗

【図1】



【図2】

